

當一束低能量的離子撞到一片底板 (Substrate) 時，底板的離子有些會被打出來，此過程稱為濺射 (Sputtering)；同時大部分入射的離子會停留在底板內，此謂之佈植 (Implantation)。離子佈植技術 (Ion-Implantation Technique) 就是用低能量 (一般使用範圍為 KeV 至 MeV) 的離子撞擊固體，而將離子打入固體表層的一種技術。此一技術應用甚廣，例如材料學家可用來研究固體的溶解度，擴散過程及輻射傷害的效應等；核子物理學家研究佈植離子的分佈情形，從而得到低能量離子和晶體間交互作用的物理過程的資料；半導體物理學家用來裝造電子元件，因此法優於傳統的擴散法 (Diffusion)，故有逐漸取代後者的趨勢。應用物理研究所離子佈植實驗室，在楊銀圳教授的指導下於六十二年夏裝設了一具離子加速器用來研究佈植技術，最近的研究專題是「離子佈植法試製 MOS (Metal-Oxide-Semiconductor) 場效電晶體」。加速器的構造及原理，大家都有一點概念，不再贅述。

製造電晶體的傳統方法是在高溫下將三價或五價的元素用擴散法摻入半導體晶體 (如矽、鍺、砷化鎵等，其中矽最常用)。這些摻入的雜質取代了矽的晶格位置，從而決定電晶體的電性。這種高溫擴散法有兩項難以控制的參數：即雜質的濃度——由製造過程溫度下 (900 - 1200°C) 的固體溶解度所決定，及雜質的摻入深度——和擴散係數及製造過程的時間有關。

離子佈植技術主要的工具就是低能量離子加速器，因此可在室溫下操作，步驟簡單。同時植入離子量不受溶解度的限制，故可任意植入各種離子，並適當地控制離子的濃度。而植入的深度可由入射離子的動能所決定。此外雜質的縱向分佈很小，P-N 接面深度均一等都造成電晶體的優良特性，如高頻率的操作，低噪音等，這些都是離子佈植術的優點。

要有效地利用離子佈植技術得考慮幾項重要的因素：植入離子的深度分佈，產生的晶格錯亂的量和性質，離子在晶胞 (Cell) 的位置，以及最重要的——植入後經過淬火處理 (Annealing) 所得到的電子性質。以下簡單介紹這些因素，使大家對研究佈植所遭遇到的問題有所認識：

一、深度分佈 (Depth Distribution or Range Distribution) 由能量喪失過程 (Energy-loss Process) 所決定。能量的喪失有兩種情形：(1) 離子和固體的電子間作用，(2) 離子和靶的原子核間的碰撞。

近年來，這方面的理論和實驗很多。現在，大部分的結果我們都可相當準確地預測。例如由 Lss (Lindhard, Scharff, 和 Schoitt) 的理論，非晶形 (Amorphous) 底板內的深度分佈大約呈高斯分佈 (Gaussian distribution)。若在佈植時連續地改變離子的能量，我們將可得到任意的分佈情形。對 100KeV 的離子而言，典型的平均深度約為 0.1  $\mu\text{m}$ ，然而擴散法通常為 1 - 10  $\mu\text{m}$ 。若底板為單晶，且將其主軸正對離子射入方向，則有通道效應 (Channeling Effect) 發生，可用來研究晶體的構造及雜質的性質和數量。

二、晶格錯亂 (Lattice Disorder) 和輻射傷害效應 (Radiation-Damage Effect) 是當離子與晶格上的原子劇烈碰撞而逐漸減速乃至停止的過程中所造成的。這些原子離開晶格，又轉而撞離其他原子，如此連鎖反應的結果，每一離子的路徑上都有一高度錯亂區。當射入量相當多時，這些區域會相互重疊，而形成非結晶層。獨立的錯亂區和非結晶層有不同的淬火特性：前者用 200°C 的淬火處理可把錯亂恢復原狀，而後者須 600°C。但輻射傷害

在兩種情況下都不易消除。若佈植是在較高的溫度下進行，如 300°C 則在佈植時，獨立錯亂區亦同時進行淬火，因此雖植入大量離子亦不會形成非結晶層。

晶格位置與電性 (Lattice Location and Electrical Properties) 離子佈植的目的大半在獲得一局部區域使其電性完全由摻入的原子處於半導體晶格的量所決定。現在我們已能由通道效應測量來決定植入離子的正確晶格位置，並由赫爾效應 (Hall-effect) 測量得其電性。室溫佈植情況下，晶格錯亂的淬火和取代位置 (Substitutional Sites) 的原子數及植入層的載子 (Carriers) 最有相當的符合。但在高溫佈植時，植入原子即位於取代位置上，而於其後的淬火過程中仍留於原位，但完全電性卻須高溫淬火才能得到，原因可能是缺陷中心 (Electrically Active Defect Centers) 的存在，抵償了植入雜質的作用。1000°C 以上的淬火能消除大部分的缺陷中心，如此植入層的性質將和擴散法所得非常接近。同時在這樣的高溫擴散係數很大，原子的最大濃度將由溶解度所決定所以我們可用離子佈植術來研究固體的溶解度，擴散係數，及雜質的能階等。


離子佈植術應用於半導體元件 (Semiconductor) 的製造提供了不少新的發展方向。例如 MOS 場效電晶體及積體電路方面，自動對準 (Self-Alignment) 用來製造低雜散電容 (Stray Capacitance) 電晶體，提高其操作頻率。互補型場效電晶

體用佈植術可有效控制兩種型式電晶體的起始電壓 (Threshold Voltage)，並可準確地控制 N 型底板內 P 型井 (p-Well) 的離質濃度。

美國 Hughes Aircraft Company 的實驗室曾用此法製成低起始電壓的 MOS 積體電路，並以之製造電子石英錶。據筆者所聞，電信研究所亦正籌劃用離子佈植術研製積體電路，此技術之遠景是很光明的。

本文用了很多不好翻譯的專有名詞，並且以基本電子學及固態物理的知識作為前提，恐怕很多人還不能了解，特致歉意。有興趣的同學可進一步參閱下列資料：

1. Millman, Integrated Electronics, chapters 7 and 10.
2. 科學月刊四卷十期「離子深植技術」。
3. Gibbons, "Ion Implantation in Semiconductors - Part I: Range Distribution Theory and Experiments", Proceeding of the IEEE, Vol.60, No.9, September 1972.
4. Gibbons, "Ion Implantation in Semiconductors' - Part II: Damage Production and Annealing", Proceeding of the IEEE, Vol. 60, No.9, September, 1972.
5. Lee and Mayer, "Ion-Implanted Semiconductor Devices" Proceeding of the IEEE, Vol.62, No.9, September 1974.
6. Coppen et al., "A complementary MOS 1.2 Volt Watch circuit Using Ion Implantation," Solid-State Electronics, Vol.15, pp.165-175, February 1972.

錦旗、喜幛		文具、紙張、書刊
塑膠加工		各種名片、請帖
各種燙金	軍用表格·辦公用品	美術印刷
<b>協榮文具印刷行</b>		
		梁 榮
新竹市勝利路四〇號		23894 TEL. 23621